

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-039336

(43)Date of publication of application : 13.02.1998

(51)Int.Cl.

G02F 1/136
H01L 29/786
H01L 21/336

(21)Application number : 08-197582

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 26.07.1996

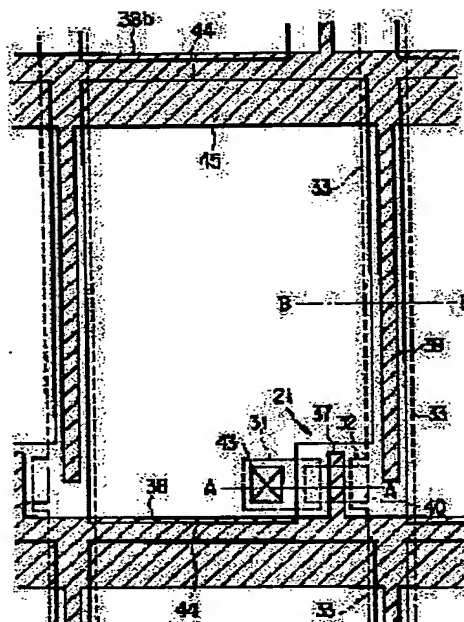
(72)Inventor : KITAZAWA TOMOKO
HANAZAWA YASUYUKI
IZUKI YOSHIHARU
NAGAYAMA KOHEI

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device which has a high opening rate and excellent display grade.

SOLUTION: The array substrate of this device is arrayed with signal lines 33 on a transparent insulating substrate. Scanning lines 38 are so arrayed as to intersect orthogonally with the signal lines 33. Pixel electrodes 44 are arranged in a matrix form via interlayer insulating films above the regions segmented by the signal lines 33 and the scanning lines 38. Thin-film transistors 21 are formed near the respective intersected points of the signal lines 33 and the scanning lines 38. The signal lines 33 are connected to the drain electrodes 40 of these transistors, the pixel electrodes 44 via contact holes 43 to the source electrodes 31 and the scanning lines 38 to the gate electrodes 37, respectively. Shielding electrodes 39 are arranged via insulating films above the signal lines 33 along the signal lines 33. These shielding electrodes 39 are connected to the adjacent scanning lines 38b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-39336

(43) 公開日 平成10年(1998) 2月13日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
H 0 1 L 29/786			H 0 1 L 29/78	6 1 2 Z
21/336				

審査請求 未請求 請求項の数11 O L (全 9 頁)

(21) 出願番号 特願平8-197582

(22) 出願日 平成8年(1996) 7月26日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 北沢 倫子

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 花澤 康行

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 伊月 義治

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(74) 代理人 弁理士 鈴江 武彦 (外6名)

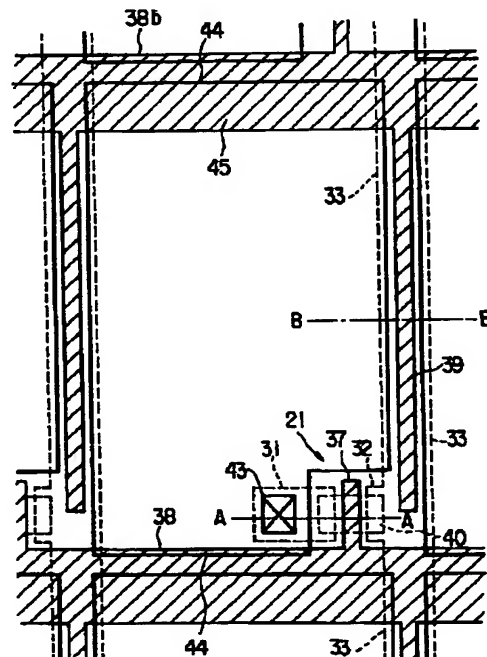
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 開口率が高く、且つ表示品位に優れたアクティブマトリクス型液晶表示装置を提供すること。

【解決手段】 本発明のアクティブマトリクス型液晶表示装置のアレイ基板は、以下の様に構成される。透明絶縁基板30上に信号線33が配列され、走査線38は信号線33と直交する様に配列される。信号線33と走査線38により区画される領域の上方には層間絶縁膜を介して画素電極44がマトリクス状に配置される。信号線33と走査線38の各交点付近には薄膜トランジスタ21が形成され、そのドレイン電極40には信号線33が、ソース電極31にはコンタクトホール43を介して画素電極44が、ゲート電極37には走査線38が、それぞれ接続される。信号線33に沿って信号線の上方には、絶縁膜を介してシールド電極39が配置され、シールド電極39は隣接する走査線38bに接続される。



1

【特許請求の範囲】

【請求項1】 透明絶縁基板上にマトリクス状に画素電極が配列されたアレイ基板と、アレイ基板に対向して配置され、対向電極が形成された対向基板と、アレイ基板と対向基板との間に封入された液晶物質層と、を備えたアクティブマトリクス型液晶表示装置であって、前記アレイ基板は、前記透明絶縁基板上に配列され、映像信号が供給される信号線と、信号線の上に信号線と直交して配列され、走査信号が供給される走査線と、信号線の上に信号線と平行に配置され、固定電位が供給されるシールド電極と、信号線と走査線の各交点付近に形成され、ドレイン電極に信号線が接続され、ゲート電極に走査線が接続された、薄膜トランジスタと、信号線、走査線、シールド電極、及び薄膜トランジスタの上を被覆する透明な層間絶縁膜と、この層間絶縁膜の上、信号線と走査線によって区画される領域の上方にマトリクス状に配置され、層間絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタのソース電極に接続される画素電極と、を備えた事を特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記シールド電極は、そのシールド電極の上方に位置する画素電極に隣接する行の画素電極を制御する走査線に接続され、この走査線を介して固定電位が供給されることを特徴とする請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項3】 前記シールド電極は、走査線と平行に且つ独立に配列された補助容量線に接続され、この補助容量線を介して固定電位が供給されることを特徴とする請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項4】 前記シールド電極の幅は、前記信号線の幅よりも狭いことを特徴とする請求項1から請求項3のいずれかに記載のアクティブマトリクス型液晶表示装置。

【請求項5】 前記シールド電極の幅は、前記信号線の幅よりも広く、前記シールド電極は、前記信号線の上方を覆って信号線の両縁から幅方向に張出すように形成されていることを特徴とする請求項1から請求項3のいずれかに記載のアクティブマトリクス型液晶表示装置。

【請求項6】 前記画素電極は、その周縁部が前記シールド電極の一部と重なり合うように形成され、前記画素電極と前記シールド電極の間で前記層間絶縁膜を介して補助容量が形成されていることを特徴とする請求項5に記載のアクティブマトリクス型液晶表示装置。

2

【請求項7】 前記信号線と前記シールド電極との間の絶縁層は、前記薄膜トランジスタのチャンネル部と同一工程で形成される非晶質シリコン層、及び前記薄膜トランジスタのゲート絶縁膜と同一工程で形成される絶縁膜により構成されることを特徴とする請求項1から請求項3のいずれかに記載のアクティブマトリクス型液晶表示装置。

【請求項8】 前記シールド電極は、前記走査線と同一材料及び同一工程で形成されることを特徴とする請求項1あるいは請求項2に記載のアクティブマトリクス型液晶表示装置。

【請求項9】 前記走査線は複数の層から構成され、前記シールド電極は、前記走査線を構成する層の一部あるいは全部と同一材料及び同一工程で形成されることを特徴とする請求項1あるいは請求項2に記載のアクティブマトリクス型液晶表示装置。

【請求項10】 前記シールド電極及び前記補助容量線は、前記走査線と同一材料及び同一工程で形成されることを特徴とする請求項3に記載のアクティブマトリクス型液晶表示装置。

【請求項11】 前記走査線は複数の層から構成され、前記シールド電極及び前記補助容量線は、前記走査線を構成する層の一部あるいは全部と同一材料及び同一工程で形成されることを特徴とする請求項3に記載のアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、マトリクス状に配列された各画素電極毎にスイッチング素子として薄膜トランジスタ（Thin Film Transister、以下、TFTと呼ぶ）を備えたアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置は、高密度、大容量等の特性に優れ、OA機器などのディスプレイとして広く使用されているが、更に、高機能化、高精細化などを目指して開発が進められている。液晶表示装置のうち、各画素毎にスイッチング素子としてTFTを備えたアクティブマトリクス型液晶表示装置は、隣接する画素間でのクロストークが無く、高コントラスト表示を得られ、透過型表示が可能であり、且つ大容量化も容易である等の優れた性能を備えているので、従来から広く使用されている。

【0003】アクティブマトリクス型液晶表示装置の基本構成は、アレイ基板、対向基板、及び両基板の間に封入された液晶物質層から成る。アレイ基板は、ガラスなどの透明絶縁基板上に、信号線とこれに直交する走査線が格子状に配列され、走査線と信号線との交差部の付近にTFTが形成され、信号線と走査線によって区画される領域の上方に絶縁膜を介して画素電極が配置された

もので、通常、TFTのソース電極には画素電極が、ドレイン電極には信号線が、ゲート電極には走査線がそれぞれ接続される。対向基板は、ガラスなどの透明な絶縁性の基板の上の全面に、着色層などを介して形成された対向電極を備えている。また、アクティブマトリクス型液晶表示装置では、透過型の表示が一般的であり、この場合、アレイ基板の背面に光源が配置される。

【0004】アクティブマトリクス型液晶表示装置において、画像の表示は、概略、以下の様に行われる。信号線に映像信号を印加するとともに、走査線に表示画面の上方から順に行毎に選択パルスを印加する、これによって信号線に印加された映像信号が選択された画素電極に書き込まれる。液晶の光透過率は画素電極と対向電極との電位差に応じて変化するので、画素電極に書き込まれる映像信号（電圧）を画素電極毎に制御することによって、アレイ基板の背面からの透過光量に変化して画像が表示される。

【0005】以上の様な透過型のアクティブマトリクス型液晶表示装置においては、アレイ基板の背面に配置された光源からの光を有効に利用するため、一画素当たりの面積に対する、光が透過可能な領域の割合（以下、開口率と呼ぶ）をできるだけ大きくすることが要求される。

【0006】そこで、例えば、特開平6-130416号公報に記載されている様に、TFT、走査線及び信号線などの上を覆う様に層間絶縁膜を堆積し、この層間絶縁膜上に画素電極を、その周縁部が走査線及び信号線の一部に重なる様に配置する構造が広く採用されている。この様な構造を採用した場合、画素電極を比較的大きな面積で形成することができるとともに、走査線と信号線で囲まれた領域によって開口部が構成されるので、画素電極と走査線の間、及び画素電極と信号線の間の領域の上方に当たる対向基板上に、それまで設けられていたブラックマトリクスが不要となり、開口率を向上させることができる。

【0007】図9に、上記の構造を備えた従来のアクティブマトリクス型液晶表示装置の一例を示す。この図は信号線を横断する方向の断面図である。アレイ基板7は、ガラス基板2の上に信号線3、走査線（図示せず）及びTFT（図示せず）が形成され、それらの上に層間絶縁膜5を介して画素電極6が形成されている。対向基板8は、ガラス基板9の上に赤、緑、青の3色の領域からなる着色層10が形成され、その上に、対向電極11が全面に渡って形成されている。液晶表示装置は、アレイ基板7と対向基板8の互いに対向する面に、それぞれ、配向膜12、13を塗布してラビング処理の後、組立ててセル化し、その間隙部にネマティック型液晶14を封入することによって作成される。

【0008】この様な液晶表示装置では、画素電極の電位が、画素電極と信号線との間の層間絶縁膜の誘電率に

応じた静電誘導によって変動するという問題がある。信号線の幅を一定とした場合、信号線の単位長さ当たりの信号線と画素電極との間のカップリング容量は、信号線と画素電極が互いに重なり合う幅Dspに対して、図10中、曲線aで示される様な関係を示す。即ち、信号線の一部に画素電極の周縁部が重なった場合、重なり合う部分の幅Dspに比例してカップリング容量が急激に増大する。

【0009】図11に一画素相当の等価回路図を示す。図中、Dj-1、Djは信号線、Siは走査線、SCiは補助容量線、TFTは薄膜トランジスタ、Pは画素電極、Vcomは対向電極の電位を表す。画素電極と対向電極との間には液晶容量C1cが、画素電極と信号線Diとの間にはカップリング容量C1が、画素電極と隣接する信号線Dj-1との間にはカップリング容量C2が、画素電極と走査線Siとの間にはTFTの寄生容量Cgsが、画素電極と補助容量線SCiとの間には補助容量Csが、それぞれ形成される。

【0010】例えば、信号線の電圧が ΔV_{sig} 変化した場合の、画素電位の変化量 ΔV_{p-cup} は次式で表される。

$$\Delta V_{p-cup}$$

$$= C1 \times \Delta V_{sig} / (Cgs + Cs + C1c + C1 + C2)$$

この様な問題を軽減するため、先ず、層間絶縁膜の厚さを増加させることが考えられるが、実用的な膜厚の範囲（数 μm まで）では、カップリング容量C1、C2に起因する画素電位の変動を避けることはできず、クロストークが発生するなど、表示への悪影響の要因となる。また、補助容量Csを増加させることは、開口率の低下を招き、走査線及び信号線の上方に層間絶縁膜を介して画素電極を配置する構造を採用した目的が損なわれることになる。

【0011】

【発明が解決しようとする課題】本発明は上記の様な背景に鑑みて成されたもので、本発明の目的は、開口率、従って光透過率が大きく、バックライトの省電力化に効果があるとともに、表示品位の高いアクティブマトリクス型液晶表示装置を提供することにある。

【0012】

【課題を解決するための手段】本発明のアクティブマトリクス型液晶表示装置は、透明絶縁基板上にマトリクス状に画素電極が配列されたアレイ基板と、アレイ基板に対向して配置され、対向電極が形成された対向基板と、アレイ基板と対向基板との間に封入された液晶物質層と、を備えたアクティブマトリクス型液晶表示装置であって、前記アレイ基板は、前記透明絶縁基板上に配列され、映像信号が供給される信号線と、信号線の上方に信号線と直交して配列され、走査信号が供給される走査線と、信号線の上方に信号線と平行に配置され、固定電位が供給されるシールド電極と、信号線と走査線の各交点

付近に形成され、ドレイン電極に信号線が接続され、ゲート電極に走査線が接続された、薄膜トランジスタと、信号線、走査線、シールド電極、及び薄膜トランジスタの上を被覆する透明な層間絶縁膜と、この層間絶縁膜の上、信号線と走査線によって区画される領域の上方にマトリクス状に配置され、層間絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタのソース電極に接続される画素電極と、を備えた事を特徴とする。

【0013】なお、前記シールド電極に対して、そのシールド電極の上方に位置する画素電極に隣接する行の画素電極を制御する走査線を接続することにより、この走査線を介して前記シールド電極に固定電位を供給することができる。

【0014】また、これに代って、補助容量線を走査線と平行に且つ独立に配列し、この補助容量線に前記シールド電極を接続して、この補助容量線を介して前記シールド電極に固定電位を供給することもできる。

【0015】本発明のアクティブマトリクス型液晶表示装置では、信号線の上方に信号線と平行にシールド電極を配置して、信号線と画素電極との間に固定電位のシールド電極を介在させているので、画素電極を、その周縁部が信号線の一部と重なり合う様に配置しても、カップリング容量の増加を小さく抑えることができる。

【0016】シールド電極の幅は、信号線の幅よりも狭くても、後述する様に、ある程度のシールド効果を示す。また、シールド電極の幅を、信号線の幅よりも広くして、シールド電極が信号線の上方を覆って信号線の両縁から幅方向に張出す様に形成すると、カップリング容量は、後述する様に、信号線と画素電極の重なり合う幅に依存せず、透明絶縁基板からの電界の回り込みによって形成される容量のみとなり、非常に小さい値にまで抑えられ、顕著なシールド効果が得られる。

【0017】更に、画素電極を、その周縁部がシールド電極の一部と重なり合う様に形成することによって、画素電極とシールド電極の間で層間絶縁膜を介して補助容量が形成すれば、画素電極の補助容量を増加させることができる。この結果、カップリング容量の減少と補助容量の増加とによって、表示特性を向上させるとともに、補助容量面積を減少させ、開口率を増加させることができる。

【0018】なお、上記のシールド電極は、前記走査線と同一材料及び同一工程で形成することができるので、製造工程の増加を招かずに、本発明に基くアクティブマトリクス型液晶表示装置を製造することが可能である。

【0019】

【発明の実施の形態】以下に、本発明の実施の形態を図面を用いて説明する。

(例1) 図1に、本発明のアクティブマトリクス型液晶表示装置の一例を示す。図1は一画素相当部分の平面図であり、図中、21はTFT、44は画素電極、33は

信号線、38は走査線、39はシールド電極を表す。

【0020】先ず、アレイ基板側は以下の様に構成されている。即ち、ガラス基板の上に、信号線33とこれに直交する走査線38とが格子状に配列される。信号線33と走査線38との交差部の付近には、TFT21が形成される。信号線33と走査線38によって区画される領域の上方には、層間絶縁膜を介して画素電極44が配置される。TFT21のソース電極31は、層間絶縁膜に設けられたコンタクトホール43を介して画素電極44に接続され、ドレイン電極32はこれに映像信号を供給する信号線33と一体的に形成され、ゲート電極37はこれに走査信号を供給する走査線38と一体的に形成される。なお、信号線33の上方には、信号線33と平行にシールド電極39が配置され、このシールド電極39は一つ手前の行に相当する走査線38bから配線を分岐させることによって形成されている。

【0021】一方、全面に対向電極が形成された対向基板は、液晶層を介してアレイ基板に対向して配置されている。図2に、図1のアクティブマトリクス型液晶表示装置の部分断面図を示す、(a)は図1中のA-A部に沿ったTFT21を横切る断面図であり、(b)は図1中のB-B部に沿ったシールド電極を横切る断面図である。これらの断面図を用いて、上記のアクティブマトリクス型液晶表示装置の製造プロセスについて説明する。

【0022】先ず、アレイ基板22側は以下の様に作成される。ガラス基板30の上に、Mo-W(モリブデン・タングステン)合金を堆積し、フォトリソグラフィによるエッチングにより、ソース電極31、ドレイン電極32及び信号線33を形成する。

【0023】次に、非晶質シリコン(以下、a-Siと呼ぶ)から成る半導体層34、34bを堆積し、フォトリソグラフィによるエッチングによって、TFT21を形成する部分のパターンを形成する。なお、この例では、半導体層34のパターン形成の際、信号線33の上の半導体層34bも残す様にパターンを形成している。この半導体層34bは、信号線33とシールド電極39との間の絶縁層の一部を構成する。

【0024】次に、TFT21が形成される部分及び信号線33の上に、窒化シリコン膜から成るゲート絶縁膜36、36bを堆積する。更に、Al-Mo(アルミニウム・モリブデン)合金を堆積し、フォトリソグラフィによるエッチングによって、ゲート電極37及び走査線38(図1)を形成する。同時に、この工程でシールド電極39も形成する。

【0025】引き続き、同一パターンを用いてゲート絶縁膜36をエッチングし、半導体層34が露出された部分にゲート電極37をマスクとしてPをドーピングした後、エキシマレーザアニールを行い、n+a-Si層から成るソース・ドレイン領域40を形成する。なお、この時、シールド電極39の縁から露出した半導体層34

bの一部も同様に低抵抗化されるが、特に影響はない。

【0026】次に、全体を、窒化シリコン膜から成るTFTの保護膜41、及び膜厚0.5 μ mから3 μ m程度の透明な層間絶縁膜42で覆い、コンタクトホール43をエッチングにより形成する。なお、保護膜41及び層間絶縁膜42の比誘電率は、一例として、保護膜41（窒化シリコン膜）が6.2、層間絶縁膜42（有機系絶縁膜）が3.2である。

【0027】次に、画素電極44として、透明導電膜であるITO(Indium Tin Oxide)をスパッタ法により堆積して、コンタクトホール43を介してソース電極31と接続し、更に、パターンニングによって所定のパターンに加工する。

【0028】ここで、画素電極44の周縁部は、図1に示す様に、走査線38の一部及び信号線33の一部と重なるように配置され、走査線38及び信号線33によって開口部が決定される。TFT21周辺の光漏れは、アレ基板の上に設けられた遮光層（図示せず）によって防止される。また、画素電極44と、一つ手前の行に相当する走査線38bとが重なり合った領域45では、走査線38bの上に堆積された保護膜41及び層間絶縁膜42を介して補助容量が形成される。以上の様にしてアレ基板22が作成される。

【0029】一方、対向基板23側は、以下の様に作成される（図2（b）参照）。透明なガラス基板50の上に、顔料を分散させた層を塗布してパターン露光後、現像を行って着色層51を形成する。これを繰り返すことにより、赤、緑、青の三色の領域をストライプ状に形成する。更に、スパッタ法により、ITOから成る対向電極52を全面に形成して対向基板23を形成する。

【0030】次に、アレ基板22の画素電極44側、及び対向基板23の対向電極52側の全面に、低温キュア型のポリイミド膜から成る配向膜24、25を塗布する。両基板22、23を対向させて配置した際に、配向軸が90°と成る様にラビング処理を施す。両基板22、23を対向させて組立てセル化し、その間にネマティック液晶26を注入して封止する。更に、セルの両面に偏光板27、28を貼り付ける。以上の様にして、アクティブマトリクス型液晶表示装置が作成される。

【0031】上記の例に示す構造の場合、画素電極44の周縁部と信号線33とは、図2（b）に示す様に、幅Dspの部分で重り合っているが、画素電極44と信号線33の間にシールド電極39を介在させているので、シールド電極39に印加されている固定電位の影響によって、図10の曲線bに示す様に、カップリング容量を従来の構造の場合（曲線a）と比較して、30%～40%程度、減少させることができる。

【0032】なお、液晶表示装置を対向基板側から見た場合、特に斜め方向から見た場合の光り漏れ対策として、画素電極の周縁部を信号線に余分に数 μ m重ねる構

造を採用することがある。このような場合、従来の構造の場合にはカップリング容量が著しく増加するが、上記の例に示す構造の場合、カップリング容量の増加を小さく抑えることができる。

【0033】上記の例に示す構造によって、信号線及び走査線の幅によって開口率が決定されると同時に、カップリング容量に起因する画素電位の変動を軽減するために必要とされる補助容量を減らすことが可能になり、高開口率とクロストークの無い高品位表示とを両立させることができる。

【0034】なお、シールド電極39を、一つ手前の行に相当する走査線38bから枝分かれさせて同一の工程で形成し、また、信号線33との間の絶縁膜36bをゲート絶縁膜36と同一の工程で形成し、また、画素電極44との間の絶縁膜として層間絶縁膜42を使用することによって、工程の増加を招かずにシールド電極39を形成することができる。

【0035】なお、この場合、シールド電極には走査パルスが入力されるが、その期間は、1水平走査期間と短く、他の期間は、走査線の非選択レベルである固定電位となるので、同様のシールド効果を得ることができる。

【0036】（例2）図3に、本発明のアクティブマトリクス型液晶表示装置の第二の例を示す。図3は画素相当部分の平面図であり、図4は、図3のC-C部に沿った断面図である。図中、21はTFT、44は画素電極、52は信号線、38は走査線、51はシールド電極を表す。

【0037】この例は、第一の例においてシールド電極と信号線の幅及び相互の位置関係のみを変更したものである。他の構成については、第一の例と共通であるので、同一部分には同一符号を付けてその説明を省略する。

【0038】この例においては、図4に示す様に、シールド電極51の幅W1を信号線52の幅W2よりも広くするとともに（W1>W2）、信号線52の上方を覆う様にシールド電極51を配置している。更に、画素電極44を、その周縁部がシールド電極51の一部に重なるように配置する。以上の様な構造を採用することによって、シールド電極51と画素電極44とが互いに重なり合う領域54においても補助容量4が形成され、この結果、第一の例と比較して補助容量が増大する。

【0039】この構造について、信号線と画素電極間のカップリング容量を調べた結果、図10の曲線cに示す様な傾向を示し、従来の構造の場合（曲線a）と比較してカップリング容量が1/10程度に減少することが確認された。また、この構造の場合、カップリング容量が層間絶縁膜42の膜厚にも依存しないので、層間絶縁膜42を薄くできる。また、この構造では、第一の例と比較すると開口率を多少、犠牲にすることになるが、やはり大きな開口率を確保することができる。

(例3) 図5に、本発明のアクティブマトリクス型液晶表示装置の第三の例を示す。図5は、一画素相当部分の平面図であり、図6は、図5のD-D部に沿った断面図である。図中、21はTFT、44は画素電極、62は信号線、38は走査線、61はシールド電極を表す。

【0040】この例は、第二の例においてシールド電極に信号線と平行方向の開口部を設けたものである。他の構成については、第一の例と共通であるので、同一部分には同一符号を付けてその説明を省略する。

【0041】この例においては、第二の例と同様に、シールド電極61の幅を信号線62の幅よりも広くするとともに、信号線62の上方を覆う様にシールド電極61を配置し、更に、画素電極44を、その周縁部がシールド電極65の一部に重なるように配置する。これに加えて、この例では、図6に示す様に、シールド電極61の幅の中央部分に、信号線62と平行方向に開口部63を設けている。

【0042】以上の様な構成においても、第二の例と同様に、シールド電極61と画素電極44とが互いに重なり合う領域65においても補助容量4が形成されるとともに、信号線62と画素電極44の間のカップリング容量が減少する。更に、開口部63部分の面積だけ信号線62とシールド電極61の間の容量が減少して、信号線駆動回路の負荷容量が減少するので、信号線駆動回路の消費電力を低減することができる。

(例4) 図7に、本発明のアクティブマトリクス型液晶表示装置の第四の例を示す。図7は、信号線を横切る断面に沿った断面図である。

【0043】この例は、第三の例においてシールド電極側に開口部を設けたのに代わって、信号線73側に開口部72を設けたものである。他の構成については、第三の例(図5)あるいは第一の例(図1)と共通であるので、同一部分には同一符号を付けてその説明を省略する。

【0044】この例においては、第二あるいは第三の例と同様に、シールド電極71の幅を信号線73の幅よりも広くするとともに、信号線73の上方を覆う様にシールド電極71を配置し、更に、画素電極44を、その周縁部がシールド電極71の一部に重なるように配置する。これに加えて、この例では、信号線73の幅の中央部分に、信号線73の長手方向に沿って開口部72を設けている。

【0045】この様な構成においても、第三の例と同様に、開口部72部分の面積だけ信号線73とシールド電極71の間の容量が減少して、信号線駆動回路の負荷容量が減少する。

(例5) 図8に、本発明のアクティブマトリクス型液晶表示装置の第五の例を示す。図8は一画素相当部分の平面図であり、図中、21はTFT、44は画素電極、81は信号線、38は走査線、85は補助容量線、82は

シールド電極を表す。

【0046】この例では、補助容量線85を走査線38とは独立に形成し、この補助容量線85にシールド電極82を接続し、固定電位を供給している。他の構成については、第一の例あるいは第二の例と共通であるので、同一部分には同一符号を付けてその説明を省略する。

【0047】この例においては、第二の例と同様に、シールド電極82の幅を信号線81の幅よりも広くするとともに、信号線81の上方を覆う様にシールド電極82を配置し、更に、画素電極44を、その周縁部がシールド電極82の一部に重なるように配置し、この部分で補助容量が形成される。これに加えて、この例では、補助容量線85を設けるとともに、シールド電極82を補助容量線85に接続している。従って、画素電極44と補助容量線85が重なり合う部分84においても補助容量が形成される。

【0048】シールド電極82及び補助容量線85は、走査線38と同一の工程で形成することができるので、製造工程の増加を招かない。なお、走査線38を複数の層から構成する場合には、それら全ての層あるいは一部の層と同一の工程で形成することができる。

【0049】以上の様な構成では、シールド電極82が走査線38、38bに接続されていないので、シールド電極82に起因する容量が走査線38、38bの容量に追加されない。従って、走査線38、38bの負荷容量を増やさずに、第二の例と同様の効果を達成することができる。

【0050】なお、本発明は上記の例に限定されず、種々の変更あるいは修正を加えて実施することができる。例えば、第一、第二、第三の例では、信号線33とシールド電極39との間に、ゲート絶縁膜36bの他に半導体層34bを形成して、絶縁性の向上を図っているが、信号線33の上に必ずしも半導体層34bを形成する必要はない。

【0051】また、ゲート絶縁膜36が実質的に複数の膜から構成される場合、複数の絶縁膜をそのままシールド電極の下に形成することや、複数の絶縁膜の一部を選択して形成することもできる。また、上記の例では、シールド電極39の上にも保護膜41bを形成しているが、層間絶縁膜42のみで十分な場合には当該保護膜41bを除去してもよい。また、層間絶縁膜を複数層形成したり、その材料として透明な無機材料と有機材料を組み合わせてもよい。また、ガラス基板30の代りに、ガラス基板上に遮光層を形成し、その上に絶縁膜を形成した基板を使用することもできる。

【0052】また、TFTの構造に関しても、以上の様なゲート電極が走査線から分岐して形成された構造に限定されず、走査線の一部をそのままゲート電極として用いる構造の場合にも本発明の適用できる。

【0053】また、走査線及び信号線の形状も上記の例

に限定されない、例えば、第三及び第四の例における、開口部の形状あるいは個数は任意で、また、シールド電極あるいは信号線の開口部の一端が閉じずに、枝別れした形状となってもよい。

【0054】また、信号線の材料として、上記の例の他に、Ti、Cr、Al、Ta、Mo、W、Cu等の単体、あるいはこれらの積層膜、あるいはこれらの合金などが使用できる。走査線の材料として、上記の例の他に、Ti、Cr、Al、Ta、Mo、W、Cu等の単体、あるいはこれらの積層膜、あるいはこれらの合金な

【0055】

【発明の効果】本発明のアクティブマトリクス型液晶表示装置によれば、信号線と画素電極の間に、シールド電極を走査線と同一の工程で形成することによって、工程の増加を伴わずに信号線と画素電極間の間のカップリング容量を低減させることができる。従って、クロストークの無い良好な表示品位を保ちながら、同時に、開口率

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶表示装置の第一の例を示す概略平面図。

【図2】図1のアクティブマトリクス型液晶表示装置のTFT部分及び走査線部分の部分断面図、(a)はA-A部断面、(b)はB-B部断面を表す。

【図3】本発明のアクティブマトリクス型液晶表示装置の第二の例を示す概略平面図。

【図4】図3のアクティブマトリクス型液晶表示装置の走査線を横断する断面(C-C部)の部分断面図。

【図5】本発明のアクティブマトリクス型液晶表示装置の第三の例を示す概略平面図。

【図6】図5のアクティブマトリクス型液晶表示装置の走査線を横断する断面(D-D部)の部分断面図。

【図7】本発明のアクティブマトリクス型液晶表示装置の第四の例を示す走査線を横断する断面の部分断面図。

【図8】本発明のアクティブマトリクス型液晶表示装置の第五の例を示す概略平面図。

【図9】従来のアクティブマトリクス型液晶表示装置の例を示す走査線を横切る方向に沿った断面図。

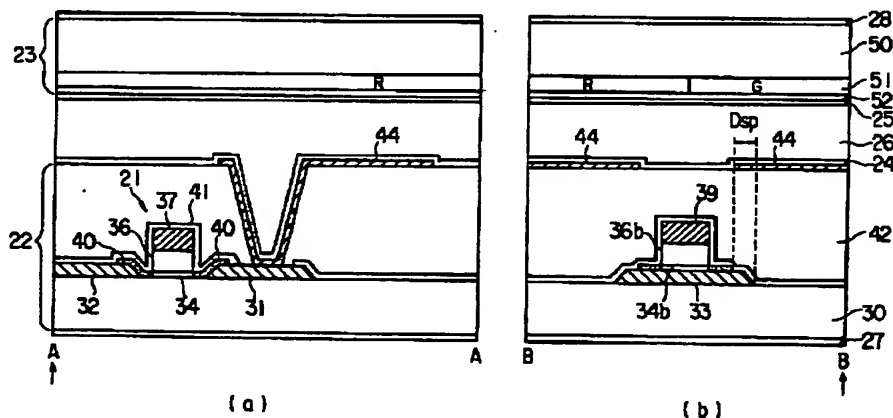
【図10】画素電極と信号線とが互いに重なり合う幅Dspと、画素電極と信号線との間のカップリング容量の関係を示す図。

【図11】アクティブマトリクス型液晶表示装置の一面素部分の等価回路図。

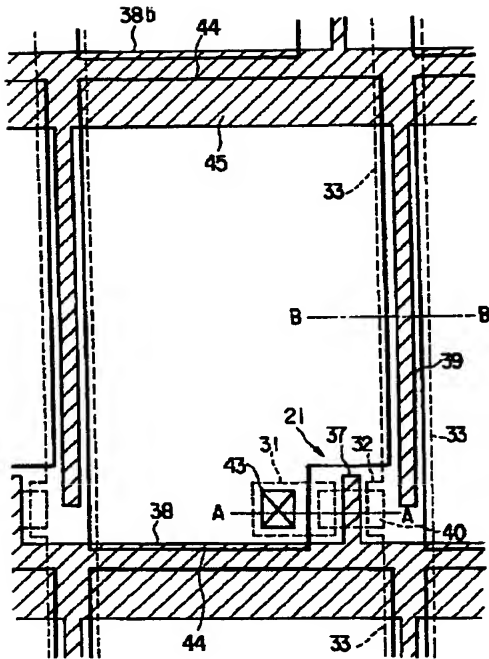
【符号の説明】

- 21・・・TFT、
- 22・・・アレイ基板、
- 23・・・対向基板、
- 26・・・ネマティック型液晶、
- 31・・・ソース電極、
- 32・・・ドレイン電極、
- 33、52、62、73、81・・・信号線、
- 34・・・半導体層、
- 36・・・ゲート絶縁膜、
- 37・・・ゲート電極、
- 38・・・走査線、
- 39、51、61、71、82・・・シールド電極、
- 40・・・ソース・ドレイン領域、
- 41・・・保護膜、
- 42・・・層間絶縁膜、
- 43・・・コンタクトホール、
- 44・・・画素電極、
- 63・・・開口部、
- 72・・・開口部、
- 85・・・補助容量電極。

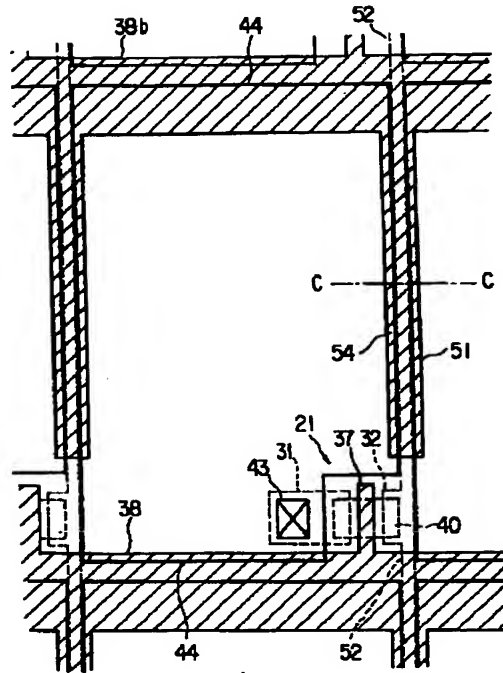
【図2】



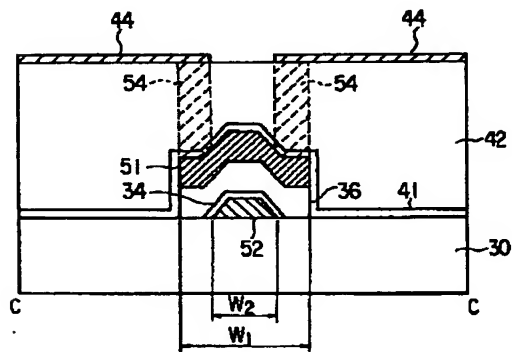
【図1】



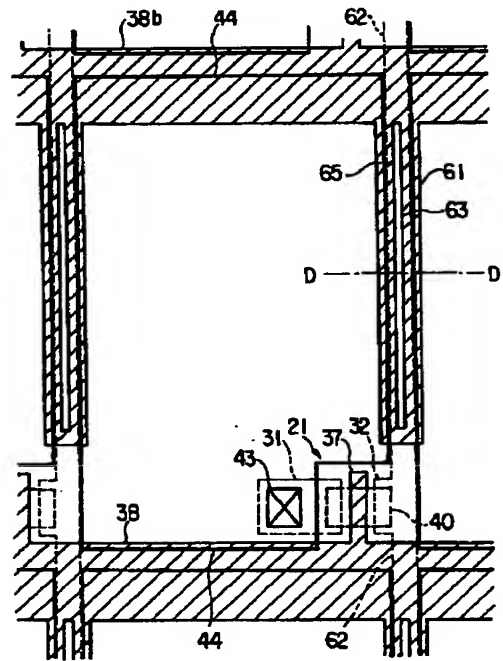
【図3】



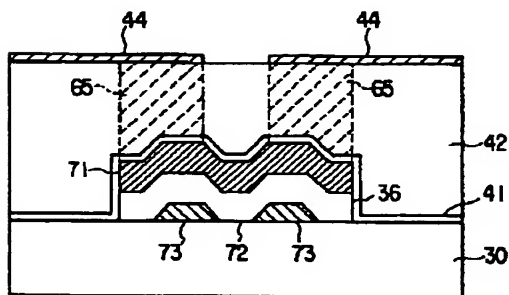
【図4】



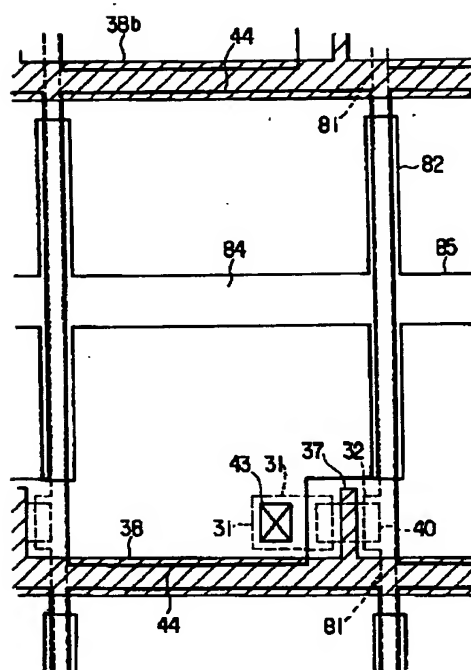
【図5】



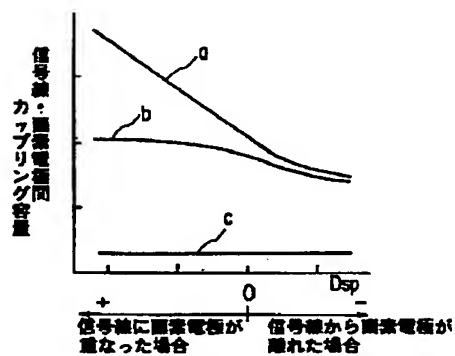
【図7】



【图 8】



【图 10】



(72)発明者 永山 耕平
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The array substrate with which the pixel electrode was arranged in the shape of a matrix on the transparence insulating substrate, The opposite substrate with which the array substrate was countered, it has been arranged, and the counterelectrode was formed, It is the active matrix liquid crystal display equipped with the liquid crystal matter layer enclosed between the array substrate and the opposite substrate. Said array substrate The signal line with which it is arranged on said transparence insulating substrate, and a video signal is supplied, and the scanning line with which it intersects perpendicularly with a signal line, and is arranged above a signal line, and a scan signal is supplied, The screening electrode with which it is arranged at a signal line and parallel, and fixed potential is supplied above a signal line, The thin film transistor by which it was formed near [each] the intersection of a signal line and the scanning line, the signal line was connected to the drain electrode, and the scanning line was connected to the gate electrode, A signal line, the scanning line, a screening electrode, and the transparent interlayer insulation film that covers a thin film transistor top, The pixel electrode connected to the source electrode of said thin film transistor through the contact hole which has been arranged in the shape of a matrix on this interlayer insulation film above the field divided by the signal line and the scanning line, and was formed in the interlayer insulation film, The active matrix liquid crystal display characterized by preparation ****.

[Claim 2] Said screening electrode is an active matrix liquid crystal display according to claim 1 characterized by connecting with the scanning line which controls the pixel electrode of the line which adjoins the pixel electrode located above that screening electrode, and supplying fixed potential through this scanning line.

[Claim 3] Said screening electrode is an active matrix liquid crystal display according to claim 1 characterized by connecting with the auxiliary capacity line arranged in parallel and independently as the scanning line, and supplying fixed potential through this auxiliary capacity line.

[Claim 4] The width of face of said screening electrode is an active matrix liquid crystal display given in either of claim 1 to claims 3 characterized by being narrower than the width of face of said signal line.

[Claim 5] It is an active matrix liquid crystal display given in either of claim 1 to claims 3 characterized by being formed in Mr. ** who the width of face of said screening electrode is wider than the width of face of said signal line, and said screening electrode covers the upper part of said signal line, and juts out of both the edges of a signal line crosswise.

[Claim 6] Said pixel electrode is an active matrix liquid crystal display according to claim 5 characterized by being formed so that the periphery section may overlap said some of screening electrodes, and forming auxiliary capacity through said interlayer insulation film between said pixel electrodes and said screening electrodes.

[Claim 7] The insulating layer between said signal lines and said screening electrodes is an active matrix liquid crystal display given in either of claim 1 to claims 3 characterized by being constituted by the amorphous silicon layer formed at the same process as the channel section of said thin film transistor, and the insulator layer formed at the same process as the gate dielectric film of said thin film transistor.

[Claim 8] Said screening electrode is claim 1 characterized by being formed at the same ingredient as said scanning line, and the same process, or an active matrix liquid crystal display according to

claim 2.

[Claim 9] They are claim 1 characterized by for said scanning line consisting of two or more layers, and being formed at the ingredient as a part or all of the layer which constitutes said scanning line with said same screening electrode, and the same process, or an active matrix liquid crystal display according to claim 2.

[Claim 10] Said screening electrode and said auxiliary capacity line are an active matrix liquid crystal display according to claim 3 characterized by being formed at the same ingredient as said scanning line, and the same process.

[Claim 11] It is the active matrix liquid crystal display according to claim 3 characterized by for said scanning line consisting of two or more layers, and being formed at the ingredient as a part or all of the layer which constitutes said scanning line with same said screening electrode and said auxiliary capacity line, and the same process.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to active matrix liquid crystal ***** equipped with the thin film transistor (referred to as TFT Thin Film Transister and the following) as a switching element for each [which was arranged in the shape of a matrix] pixel electrode of every.

[0002]

[Description of the Prior Art] Although a liquid crystal display is excellent in the property of high density, large capacity, etc. and is widely used as a display of OA equipment etc., aiming at advanced features, highly-minute-izing, etc., development is furthered further. the active matrix liquid crystal display equipped with TFT as a switching element for every pixel among liquid crystal displays does not have a cross talk between the adjoining pixels, and can obtain a high contrast display, and a transparency mold display is possible for it, and large-capacity-izing is also easy for it -- etc. -- since it has the outstanding engine performance, it is widely used from the former.

[0003] The basic configuration of an active matrix liquid crystal display consists of the liquid crystal matter layer enclosed between an array substrate, an opposite substrate, and both substrates. The pixel electrode has been arranged through an insulator layer above the field where the scanning line which intersects perpendicularly with a signal line and this on transparence insulating substrates, such as glass, is arranged in the shape of a grid, TFT is formed near the intersection of the scanning line and a signal line, and an array substrate is divided by the signal line and the scanning line, a signal line is connected to a drain electrode and the scanning line is connected to a gate electrode for a pixel electrode at usual and the source electrode of TFT, respectively. The opposite substrate is equipped with the counterelectrode formed through the coloring layer etc. the whole surface on an insulating substrate with transparent glass etc. Moreover, in an active matrix liquid crystal display, the display of a transparency mold is common and the light source is arranged at the tooth back of an array substrate in this case.

[0004] an active matrix liquid crystal display -- setting -- the display of an image -- an outline -- it is carried out as follows. While impressing a video signal to a signal line, it is written in the pixel electrode which impresses a selection pulse to the scanning line for every line sequentially from the upper part of the display screen and with which the video signal impressed to the signal line by this was chosen. Since the light transmittance of liquid crystal changes according to a pixel electrode, a counterelectrode, and the potential difference of a between, by controlling the video signal (electrical potential difference) written in a pixel electrode for every pixel electrode, the amount of transmitted lights from the tooth back of an array substrate changes, and an image is displayed.

[0005] In the active matrix liquid crystal display of the above transparency molds, in order to use effectively the light from the light source arranged at the tooth back of an array substrate, the thing of the field which can penetrate the light to the area per pixel enlarged comparatively (it is hereafter called a numerical aperture) as much as possible is required.

[0006] An interlayer insulation film is deposited on the wrap for a TFT, scanning-line, signal-line, etc. top, and the structure arranged like where that periphery section laps a pixel electrode on this interlayer insulation film at some of scanning lines and signal lines is widely adopted there as indicated by JP,6-130416,A. Since opening is constituted by the field surrounded with the scanning line and a signal line while being able to form a pixel electrode in a comparatively big area when

such structure is adopted, the black matrix established till then on the opposite substrate which hits above the field between a pixel electrode and the scanning line and between a pixel electrode and a signal line can become unnecessary, and a numerical aperture can be raised.

[0007] An example of the conventional active matrix liquid crystal display which equipped drawing 9 with the above-mentioned structure is shown. This drawing is a sectional view of the direction which crosses a signal line. A signal line 3, the scanning line (not shown), and TFT (not shown) are formed on a glass substrate 2, and, as for the array substrate 7, the pixel electrode 6 is formed through the interlayer insulation film 5 on them. Red, green, and the coloring layer 10 that consists of a field of three blue colors are formed on a glass substrate 9, a counterelectrode 11 goes across the opposite substrate 8 on the whole surface on it, and it is formed. A liquid crystal display applies the orientation film 12 and 13, after rubbing processing, is assembled and cel-ized to the field where the array substrate 7 and the opposite substrate 8 counter mutually, and is created by enclosing the pneumatic mold liquid crystal 14 in the gap section, respectively.

[0008] In such a liquid crystal display, there is a problem of changing the potential of a pixel electrode by the electrostatic induction according to the dielectric constant of the interlayer insulation film between a pixel electrode and a signal line. When the width of face of a signal line is set constant, the coupling capacity between the signal line of the hit by the unit length of a signal line and a pixel electrode shows relation as a signal line and a pixel electrode indicated to be with Curve a among drawing 10 to the width of face Dsp which overlaps mutually. That is, when the periphery section of a pixel electrode laps with some signal lines, in proportion to the width of face Dsp of the overlapping part, coupling capacity increases rapidly.

[0009] The representative circuit schematic of 1 pixel is shown in drawing 11. the inside of drawing, and Dj-1 -- Dj A signal line and Si The scanning line and SCi an auxiliary capacity line and TFT -- a thin film transistor and P -- a pixel electrode and Vcom The potential of a counterelectrode is expressed. Between a pixel electrode and a counterelectrode, the liquid crystal capacity Clc is a pixel electrode and a signal line Di. In between, it is the coupling capacity C1. Signal-line Dj-1 which adjoins a pixel electrode In between, it is the coupling capacity C2. A pixel electrode and the scanning line Si In between, the parasitic capacitance Cgs of TFT is a pixel electrode and the auxiliary capacity line SCi. In between, it is the auxiliary capacity Cs. It is formed, respectively.

[0010] For example, the electrical potential difference of a signal line is ΔV_{sig} . Variation ΔV_{sig} -cup of pixel potential at the time of changing It is expressed with a degree type. ΔV_{sig} -cup = $C1 \times \Delta V_{sig} / (Cgs + Cs + Clc + C1 + C2)$

Although it can consider making the thickness of an interlayer insulation film increase first since such a problem is mitigated, in the range of practical thickness (up to several micrometers), they are the KABBU ring capacity C1 and C2. Fluctuation of the originating pixel potential cannot be avoided but that a cross talk occurs etc. causes an adverse effect to a display. Moreover, auxiliary capacity Cs Making it increase will cause decline in a numerical aperture, and the object which adopted the structure which arranges a pixel electrode through an interlayer insulation film above the scanning line and a signal line will be spoiled.

[0011]

[Problem(s) to be Solved by the Invention] This invention was accomplished in view of the above backgrounds, and it is to offer the high active matrix liquid crystal display of display grace while the object of this invention has a numerical aperture, therefore large light transmittance and effectiveness is in power-saving of a back light.

[0012]

[Means for Solving the Problem] The active matrix liquid crystal display of this invention The array substrate with which the pixel electrode was arranged in the shape of a matrix on the transparence insulating substrate, The opposite substrate with which the array substrate was countered, it has been arranged, and the counterelectrode was formed, It is the active matrix liquid crystal display equipped with the liquid crystal matter layer enclosed between the array substrate and the opposite substrate. Said array substrate The signal line with which it is arranged on said transparence insulating substrate, and a video signal is supplied, and the scanning line with which it intersects perpendicularly with a signal line, and is arranged above a signal line, and a scan signal is supplied, The screening electrode with which it is arranged at a signal line and parallel, and fixed potential is

supplied above a signal line, The thin film transistor by which it was formed near [each] the intersection of a signal line and the scanning line, the signal line was connected to the drain electrode, and the scanning line was connected to the gate electrode, A signal line, the scanning line, a screening electrode, and the transparent interlayer insulation film that covers a thin film transistor top, It is arranged in the shape of a matrix on this interlayer insulation film above the field divided by the signal line and the scanning line, and is characterized by having the pixel electrode connected to the source electrode of said thin film transistor through the contact hole formed in the interlayer insulation film.

[0013] In addition, fixed potential can be supplied to said screening electrode through this scanning line by connecting the scanning line which controls the pixel electrode of the line which adjoins the pixel electrode located above that screening electrode to said screening electrode.

[0014] Moreover, instead of this, an auxiliary capacity line can be arranged in parallel and independently as the scanning line, said screening electrode can be connected to this auxiliary capacity line, and fixed potential can also be supplied to said screening electrode through this auxiliary capacity line.

[0015] In the active matrix liquid crystal display of this invention, even if it arranges a pixel electrode so that the periphery section may overlap some signal lines since a screening electrode is arranged to a signal line and parallel above a signal line and the screening electrode of fixed potential is made to intervene between a signal line and a pixel electrode, the increment in coupling capacity can be suppressed small.

[0016] Even if the width of face of a screening electrode is narrower than the width of face of a signal line, it shows a certain amount of shielding effect so that it may mention later. Moreover, it is not dependent on the width of face which a signal line and a pixel electrode overlap, becomes only the capacity formed of a surroundings lump of the electric field from a transparence insulating substrate, and is stopped by even the very small value, and a remarkable shielding effect is obtained so that it makes width of face of a screening electrode larger than the width of face of a signal line, and coupling capacity may be mentioned later, if it forms so that a screening electrode may cover the upper part of a signal line and may jut out of both the edges of a signal line crosswise.

[0017] Furthermore, if auxiliary capacity forms a pixel electrode through an interlayer insulation film between a pixel electrode and a screening electrode by forming so that the periphery section may overlap some screening electrodes, the auxiliary capacity of a pixel electrode can be made to increase. Consequently, while raising a display property, auxiliary capacity area can be decreased and a numerical aperture can be made to increase by reduction of coupling capacity, and the increment in auxiliary capacity.

[0018] In addition, since the above-mentioned screening electrode can be formed at the same ingredient as said scanning line, and the same process, it can manufacture the active matrix liquid crystal display based on this invention, without causing the increment in a production process.

[0019]

[Embodiment of the Invention] Below, the gestalt of operation of this invention is explained using a drawing.

(Example 1) An example of the AKUTIBUMA ** RIKUSU mold liquid crystal display of this invention is shown in drawing 1 . Drawing 1 is the top view of a part by 1 pixel, among drawing, in a pixel electrode and 33, a signal line and 38 express the scanning line and 39 expresses [21 / TFT and 44] a screening electrode.

[0020] First, the array substrate side is constituted as follows. That is, the scanning line 38 which intersects perpendicularly on a glass substrate at a signal line 33 and this is arranged in the shape of a grid. TFT21 is formed near the intersection of a signal line 33 and the scanning line 38. Above the field divided by the signal line 33 and the scanning line 38, the pixel electrode 44 is arranged through an interlayer insulation film. The source electrode 31 of TFT21 is connected to the pixel electrode 44 through the contact hole 43 established in the interlayer insulation film, the drain electrode 32 is formed in one with the signal line 33 which supplies a video signal to this, and the gate electrode 37 is formed in one with the scanning line 38 which supplies a scan signal to this. In addition, a screening electrode 39 is arranged at a signal line 33 and parallel, and this screening electrode 39 is formed above the signal line 33 by branching wiring from scanning-line 38b

equivalent to the 1 hand continued line.

[0021] On the other hand, through the liquid crystal layer, the opposite substrate with which the counterelectrode was formed in the whole surface counters an array substrate, and is arranged. (a) which shows the fragmentary sectional view of the AKUTIBUMA ** RIKUSU mold liquid crystal display of drawing 1 to drawing 2 is a sectional view which crosses TFT21 in alignment with the A-A section in drawing 1, and (b) is a sectional view which crosses the screening electrode which met at the B-B section in drawing 1. The manufacture process of the above-mentioned AKUTIBUMA ** RIKUSU mold liquid crystal display is explained using these sectional views.

[0022] First, the array substrate 22 side is created as follows. A Mo-W (molybdenum tungsten) alloy is deposited on a glass substrate 30, and the source electrode 31, the drain electrode 32, and a signal line 33 are formed by etching by the photolithography.

[0023] Next, the semi-conductor layers 34 and 34b which consist of amorphous silicon (it is hereafter called a-Si) are deposited, and the pattern of the part which forms TFT21 is formed by etching by the photolithography. In addition, in this example, in the case of the pattern formation of the semi-conductor layer 34, the pattern is formed so that it may also leave semi-conductor layer 34b on a signal line 33. This semi-conductor layer 34b constitutes a part of insulating layer between a signal line 33 and a screening electrode 39.

[0024] Next, the gate dielectric film 36 and 36b which consists of a silicon nitride film is deposited on the part and signal line 33 with which TFT21 is formed. Furthermore, an aluminum-Mo (aluminum molybdenum) alloy is deposited and the gate electrode 37 and the scanning line 38 (drawing 1) are formed by etching by the photolithography. Simultaneously, a screening electrode 39 is also formed at this process.

[0025] Then, after etching Gaea ***** 36 using the same pattern and doping P by using the gate electrode 37 as a mask at the part to which the semi-conductor layer 34 was exposed, excimer laser annealing is performed and the source drain field 40 which consists of a n+a-Si layer is formed. In addition, although a part of semi-conductor layer 34b exposed from the edge of a screening electrode 39 is similarly formed into low resistance at this time, there is especially no effect.

[0026] Next, a bonnet and a contact hole 43 are formed by etching with the about 3-micrometer transparent interlayer insulation film 42 from the protective coat 41 of TFT which consists the whole of a silicon nitride film, and 0.5 micrometers of thickness. In addition, a protective coat 41 (silicon nitride film) is [6.2 and the interlayer insulation film 42 (organic system insulator layer) of the specific inductive capacity of a protective coat 41 and an interlayer insulation film 42] 3.2 as an example.

[0027] Next, ITO (Indium Tin Oxide) which is the transparence electric conduction film is deposited by the spatter as a pixel electrode 44, and it connects with the source electrode 31 through a contact hole 43, and is further processed into a predetermined pattern by patterning.

[0028] Here, as the periphery section of the pixel electrode 44 is shown in drawing 1, it is arranged so that it may lap with a part of scanning line 38 and some signal lines 33, and opening is determined by the scanning line 38 and the signal line 33. The optical leakage of the TFT21 circumference is prevented by the protection-from-light layer (not shown) prepared on the array substrate. Moreover, in the field 45 in which the pixel electrode 44 and scanning-line 38b equivalent to the 1 hand continued line overlapped, auxiliary capacity is formed through the protective coat 41 and interlayer insulation film 42 which were deposited on scanning-line 38b. The array substrate 22 is created as mentioned above.

[0029] On the other hand, the opposite substrate 23 side is created as follows (refer to drawing 2 (b)). On the transparent glass substrate 50, the layer which distributed the pigment is applied, after pattern exposure, development is performed and the coloring layer 51 is formed. By repeating this, the field of three colors of red, green, and blue is formed in the shape of a stripe. Furthermore, by the spatter, the counterelectrode 52 which consists of ITO is formed in the whole surface, and the opposite substrate 23 is formed.

[0030] Next, the orientation film 24 and 25 which consists of the polyimide film of a low-temperature cure mold is applied all over the pixel electrode 44 side of the array substrate 22, and the counterelectrode 52 side of the opposite substrate 23. When both the substrates 22 and 23 are made to counter and it has arranged, rubbing processing is performed so that an orientation shaft may

change with 90 degrees. Both the substrates 22 and 23 are made to counter, an assembly cel is formed, and a pneumatic liquid crystal 26 is poured in and closed in the gap. Furthermore, polarizing plates 27 and 28 are stuck on both sides of a cel. An AKUTIBUMA ** RIKUSU mold liquid crystal display is created as mentioned above.

[0031] In the case of the structure shown in the above-mentioned example, the periphery section and the signal line 33 of the pixel electrode 44 are as ***** in the part of width of face Dsp, as shown in drawing 2 (b), but Since the screening electrode 39 is made to intervene between the pixel electrode 44 and a signal line 33 Under the effect of the fixed potential currently impressed to the screening electrode 39, as shown in the curve b of drawing 10, coupling capacity can be decreased 30% to about 40% as compared with the case (curve a) of the conventional structure.

[0032] In addition, when a liquid crystal display is seen from an opposite substrate side, the structure of piling up the several micrometers periphery section of a pixel electrode in an excess at a signal line may be adopted as a cure against optical leakage at the time of seeing especially from across. In such a case, in the case of the conventional structure, coupling capacity increases remarkably, but in the case of the structure shown in the above-mentioned example, the increment in coupling capacity can be suppressed small.

[0033] It can become possible to reduce the auxiliary capacity needed by it in order to mitigate fluctuation of the pixel potential resulting from coupling capacity at the same time a numerical aperture is determined with the width of face of a signal line and the scanning line by the structure shown in the above-mentioned example, and a high numerical aperture and the high definition display without a cross talk can be reconciled.

[0034] In addition, a screening electrode 39 can be formed by making a screening electrode 39 branch from scanning-line 38b equivalent to the 1 hand continued line, and forming at the same process, forming insulator layer 36b between signal lines 33 at the same process as gate dielectric film 36, and using an interlayer insulation film 42 as an insulator layer between the pixel electrodes 44, without causing the increment in a process.

[0035] In addition, although a scan pulse is inputted into a screening electrode in this case, that period is as short as 1 horizontal-scanning period, and since other periods serve as fixed potential which is the non-choosing level of the scanning line, the same shielding effect can be obtained.

[0036] (Example 2) The second example of the AKUTIBUMA ** RIKUSU mold liquid crystal display of this invention is shown in drawing 3. Drawing 3 is the top view of a part by 1 pixel, and drawing 4 is a sectional view in alignment with the C-C section of drawing 3. Among drawing, in a pixel electrode and 52, a signal line and 38 express the scanning line and 51 expresses [21 / TFT and 44] a screening electrode.

[0037] This example changes only the width of face and the mutual physical relationship of a screening electrode and a signal line in the first example. About other configurations, since it is as common as the first example, the same sign is attached to the same part and the explanation is omitted.

[0038] In this example, as shown in drawing 4, while making width of face W1 of a screening electrode 51 larger than the width of face W2 of a signal line 52 ($W1 > W2$), the screening electrode 51 is arranged for the upper part of a signal line 52 to the wrap. Furthermore, the pixel electrode 44 is arranged so that the periphery section may lap with some screening electrodes 51. By adopting the above structures, the auxiliary capacity 4 is formed also in the field 54 to which a screening electrode 51 and the pixel electrodes 44 overlap mutually, consequently auxiliary capacity increases as compared with the first example.

[0039] It was checked that an inclination as shown in the curve c of drawing 10 is shown as a result of investigating a signal line and a pixel inter-electrode coupling capacity, and coupling capacity decreases about to 1/10 about this structure as compared with the case (curve a) of the conventional structure. Moreover, since coupling capacity is not dependent on the thickness of an interlayer insulation film 42 in the case of this structure, an interlayer insulation film 42 can be made thin. Moreover, with this structure, although some numerical apertures will be made into a sacrifice as compared with the first example, a too big numerical aperture is securable.

(Example 3) The third example of the AKUTIBUMA ** RIKUSU mold liquid crystal display of this invention is shown in drawing 5. Drawing 5 is the top view of a part by 1 pixel, and drawing 6 is a

sectional view in alignment with the D-D section of drawing 5 . Among drawing, in a pixel electrode and 62, a signal line and 38 express the scanning line and 61 expresses [21 / TFT and 44] a screening electrode.

[0040] This example prepares a signal line and parallel opening in a screening electrode in the second example. About other configurations, since it is as common as the first example, the same sign is attached to the same part and the explanation is omitted.

[0041] In this example, like the second example, while making width of face of the SHIRUDO electrode 61 larger than the width of face of a signal line 62, a screening electrode 61 is arranged for the upper part of a signal line 62 to the wrap, and the pixel electrode 44 is further arranged so that that periphery section may lap with some screening electrodes 65. In addition, in this example, as shown in drawing 6 , opening 63 is formed in a part for the center section of the width of face of a screening electrode 61 in parallel with the signal line 62.

[0042] Also in the above configurations, while the auxiliary capacity 4 is formed like the second example also in the field 65 to which a screening electrode 61 and the pixel electrodes 44 overlap mutually, the coupling capacity between a signal line 62 and the pixel electrode 44 decreases. Furthermore, since the capacity between a signal line 62 and a screening electrode 61 decreases and the load carrying capacity of a signal-line actuation circuit decreases, only the area of opening 63 part can reduce the power consumption of a signal-line actuation circuit.

(Example 4) The fourth example of the AKUTIBUMA ** RIKUSU mold liquid crystal display of this invention is shown in drawing 7 . Drawing 7 is a sectional view along the cross section which crosses a signal line.

[0043] This example forms opening 72 in a signal-line 73 side instead of having prepared opening in the screening-electrode side in the third example. About other configurations, since it is as common as the third example (drawing 5) or the first example (drawing 1), the same sign is attached to the same part and the explanation is omitted.

[0044] In this example, like the second or third example, while making width of face of the SHIRUDO electrode 71 larger than the width of face of a signal line 73, a screening electrode 71 is arranged for the upper part of a signal line 73 to the wrap, and the pixel electrode 44 is further arranged so that that periphery section may lap with some screening electrodes 71. In addition, in this example, opening 72 is formed in a part for the center section of the width of face of a signal line 73 along with the longitudinal direction of a signal line 73.

[0045] Also in such a configuration, like the third example, the capacity between a signal line 73 and a screening electrode 71 decreases, and, only in the area of opening 72 part, the load carrying capacity of a signal-line actuation circuit decreases.

(Example 5) The fifth example of the AKUTIBUMA ** RIKUSU mold liquid crystal display of this invention is shown in drawing 8 . drawing 8 -- 1 pixel -- the top view of a part -- it is -- the inside of drawing, and 21 -- in a signal line and 38, the scanning line and 85 express an auxiliary capacity line, and, as for TFT and 44, 82 expresses [a pixel electrode and 81] a screening electrode.

[0046] In this example, the auxiliary capacity line 85 is formed independently [the scanning line 38], a screening electrode 82 is connected to this auxiliary capacity line 85, and fixed potential is supplied. About other configurations, since it is as common as the first example or the second example, the same sign is attached to the same part and the explanation is omitted.

[0047] In this example, like the second example, while making width of face of the SHIRUDO electrode 82 larger than the width of face of a signal line 81, a screening electrode 82 is arranged for the upper part of a signal line 81 to the wrap, further, the pixel electrode 44 is arranged so that that periphery section may lap with some screening electrodes 82, and auxiliary capacity is formed in this part. In addition, in this example, while forming the auxiliary capacity line 85, the screening electrode 82 is connected to the auxiliary capacity line 85. Therefore, auxiliary capacity is formed also in the part 84 to which the auxiliary capacity line 85 overlaps the pixel electrode 44.

[0048] Since a screening electrode 82 and the auxiliary capacity line 85 can be formed at the same process as the scanning line 38, they do not cause the increment in a production process. In addition, when it constitutes the scanning line 38 from two or more layers, it can form at the same process as all the layer of them, or some layers.

[0049] With the above configurations, since the screening electrode 82 is not connected to the

scanning lines 38 and 38b, the capacity resulting from a screening electrode 82 is not added to the capacity of the scanning lines 38 and 38b. Therefore, the same effectiveness as the second example can be attained, without increasing the load carrying capacity of the scanning lines 38 and 38b.

[0050] In addition, this invention is not limited to the above-mentioned example, but can add and make various modification or corrections. For example, although semi-conductor layer 34b other than gate-dielectric-film 36b is formed between a signal line 33 and a screening electrode 39 and the insulating improvement of drawing is in it in the second and third example for a start, it is not necessary to necessarily form semi-conductor layer 34b on a signal line 33.

[0051] Moreover, when gate dielectric film 36 consists of two or more film substantially, two or more insulator layers can be formed in the bottom of a screening electrode as they are, and a part of two or more insulator layers can also be chosen and formed. Moreover, in the above-mentioned example, although protective coat 41b is formed also on a screening electrode 39, when just the interlayer insulation film 42 is enough, the protective coat 41b concerned may be removed.

Moreover, a two or more layers interlayer insulation film may be formed, or an inorganic material and an organic material transparent as the ingredient may be combined. Moreover, the substrate which formed the protection-from-light layer on the glass substrate, and formed the insulator layer on it instead of the glass substrate 30 can also be used.

[0052] moreover, the case of the structure are not limited to the structure where the above gate electrodes were formed by branching from the scanning line, about the structure of TFT, but using a part of scanning line as a gate electrode as it is -- this invention -- being applicable .

[0053] Moreover, the configuration of the scanning line and a signal line is not limited to the above-mentioned example, either, for example, the configuration or the number of opening in the third and fourth examples may be arbitrary, and may serve as a configuration which carried out branch separation, without the end of opening of a screening electrode or a signal line closing.

[0054] Moreover, simple substances, such as Ti, Cr, aluminum, Ta, Mo, W, and Cu, these cascade screens, or these alloys can be used other than the above-mentioned example as an ingredient of a signal line. As an ingredient of the scanning line, simple substances, such as Ti, Cr, aluminum, Ta, Mo, W, and Cu, these cascade screens, or these alloys can be used other than the above-mentioned example. Furthermore, a black matrix may be formed on an opposite substrate at a coloring layer and this layer.

[0055]

[Effect of the Invention] According to the active matrix liquid crystal display of this invention, a signal line and the coupling capacity between pixel inter-electrode can be reduced by forming a screening electrode at the same process as the scanning line between a signal line and a pixel electrode, without being accompanied by the increment in a process. Therefore, maintaining good display grace without a cross talk, it becomes possible simultaneously to manufacture an active matrix liquid crystal display with a high numerical aperture, as a result there is effectiveness also in reduction of power consumption.

[Translation done.]

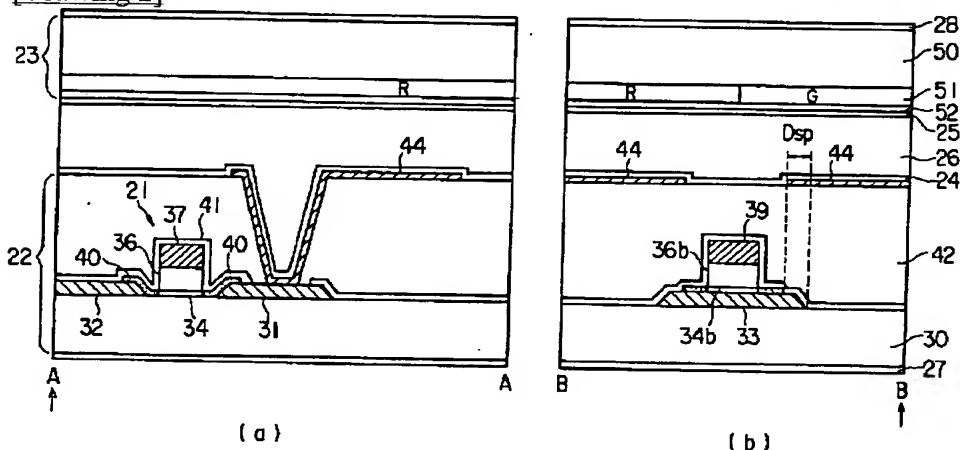
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

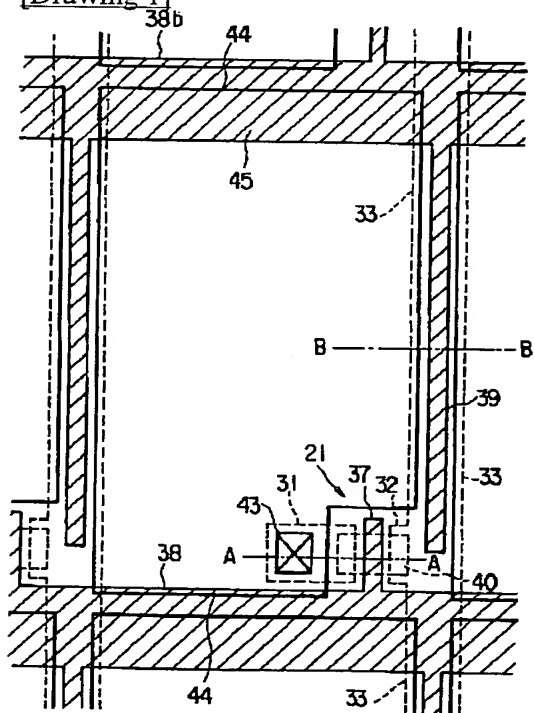
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

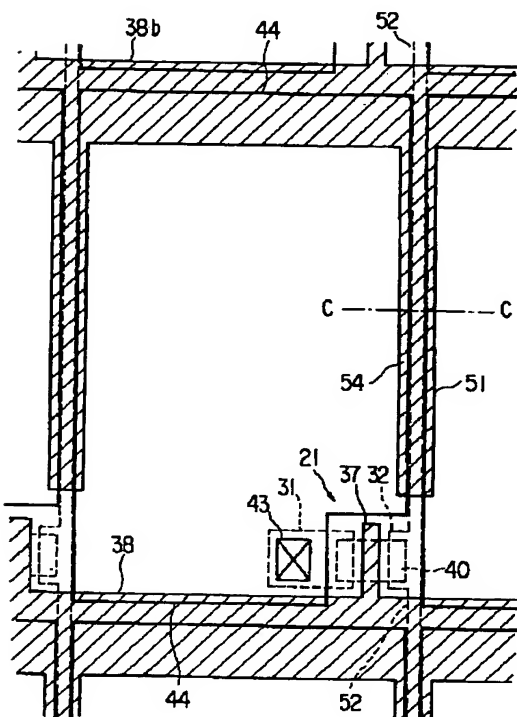
[Drawing 2]



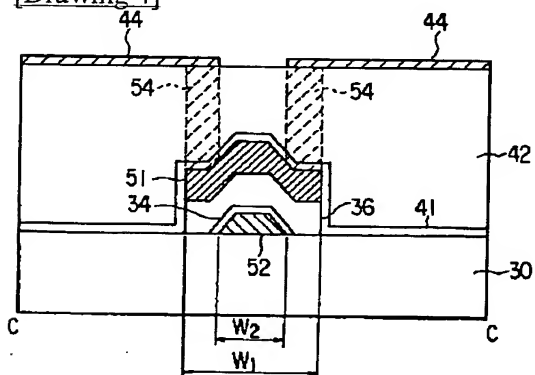
[Drawing 1]



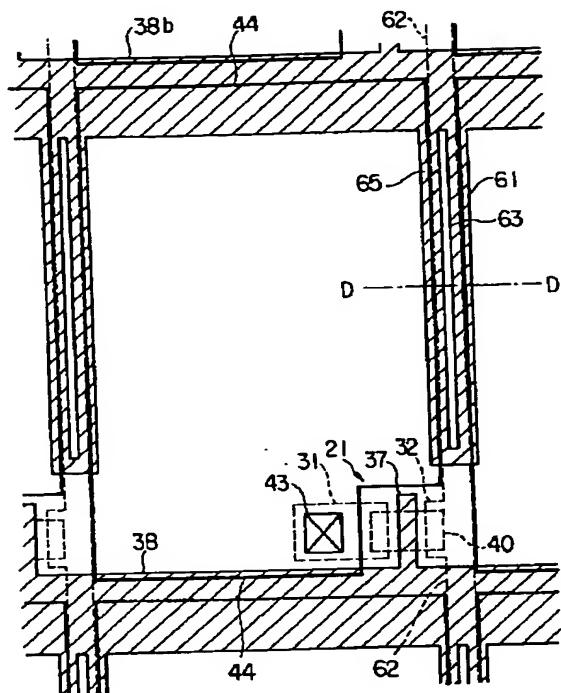
[Drawing 3]



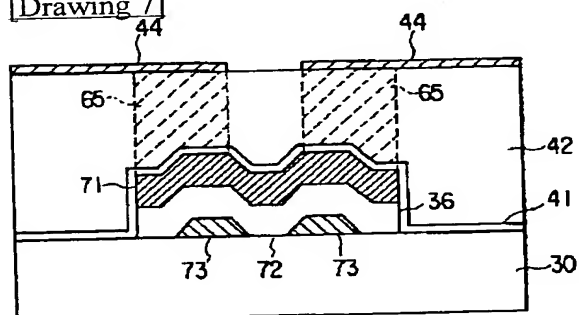
[Drawing 4]



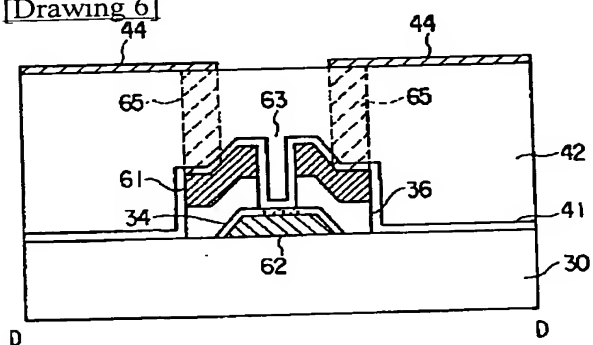
[Drawing 5]



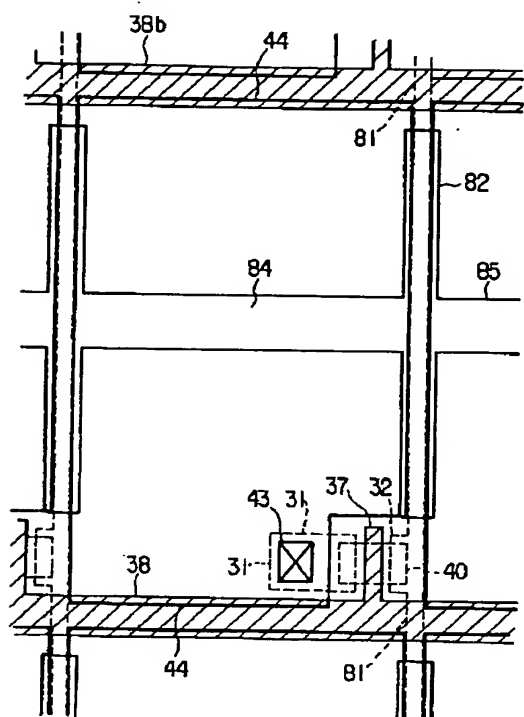
[Drawing 7]



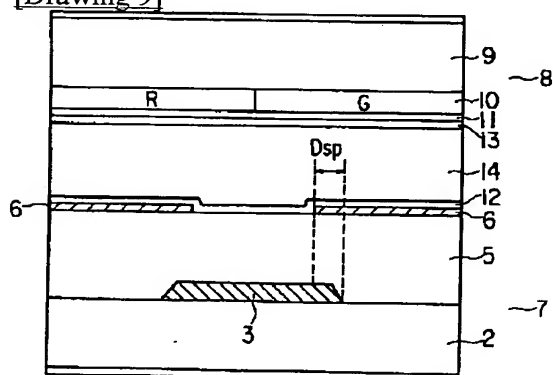
[Drawing 6]



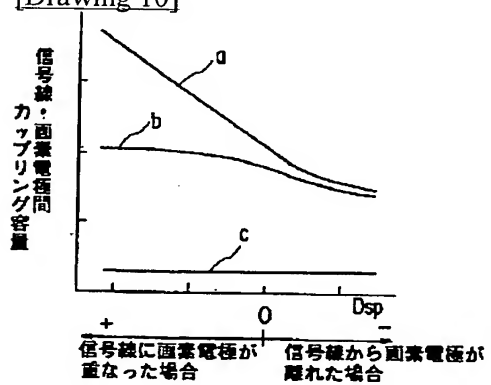
[Drawing 8]



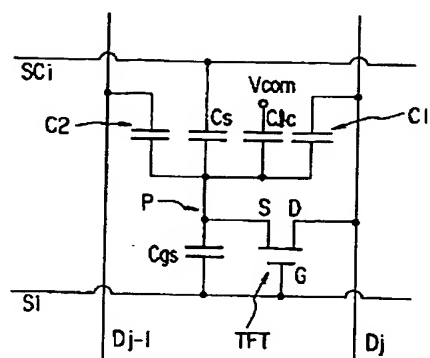
[Drawing 9]



[Drawing 10]



[Drawing 11]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.